

22.11.2004

日本国特許庁
JAPAN PATENT OFFICE

10/531522

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年11月28日

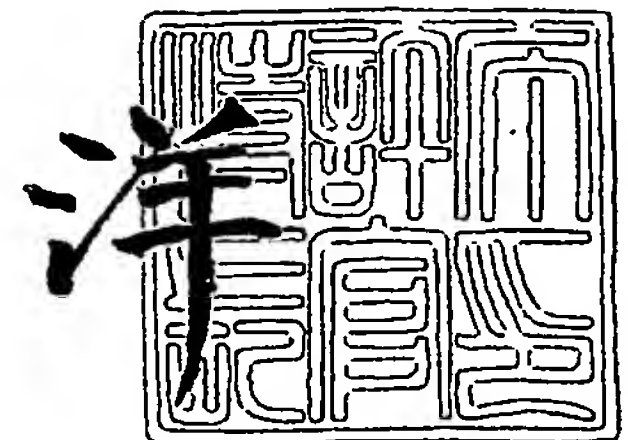
出願番号
Application Number: 特願2003-400222
[ST. 10/C]: [JP 2003-400222]

出願人
Applicant(s): 株式会社村田製作所

2005年 1月 6日

特許庁長官
Commissioner,
Japan Patent Office

小川



【書類名】 特許願
【整理番号】 MU12300-01
【提出日】 平成15年11月28日
【あて先】 特許庁長官殿
【国際特許分類】 H05K 13/00
H01F 17/00

【発明者】
 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内
 【氏名】 達川 剛

【発明者】
 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内
 【氏名】 高山 恵介

【特許出願人】
 【識別番号】 000006231
 【氏名又は名称】 株式会社村田製作所

【代理人】
 【識別番号】 100091432
 【弁理士】
 【氏名又は名称】 森下 武一

【手数料の表示】
 【予納台帳番号】 007618
 【納付金額】 21,000円

【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9004894

【書類名】 特許請求の範囲**【請求項 1】**

セラミック積層体の内部に設けられた内部導体と、前記セラミック積層体の表面に設けられた外部電極と、前記内部導体と前記外部電極を接続する引出し導体とを備えた積層セラミック電子部品であって、

前記引出し導体の厚みが前記内部導体の厚みより薄いことを特徴とする積層セラミック電子部品。

【請求項 2】

前記引出し導体の導体幅が前記内部導体の導体幅より広いことを特徴とする請求項 1 に記載の積層セラミック電子部品。

【請求項 3】

前記内部導体がコイル用導体であることを特徴とする請求項 1 または請求項 2 に記載の積層セラミック電子部品。

【請求項 4】

複数のセラミックグリーンシートを積層して構成したセラミック積層体と、前記セラミック積層体の内部に形成された内部導体と、前記セラミック積層体の表面に形成された外部電極と、前記内部導体と前記外部電極を接続する引出し導体とを備えた積層セラミック電子部品の製造方法であって、

前記セラミックグリーンシートを準備する工程と、

支持体上に形成された内部導体パターン層と引出し導体パターン層を前記セラミックグリーンシート上に転写して、前記セラミックグリーンシート上に前記内部導体と前記引出し導体を形成する工程と、

前記内部導体および前記引出し導体を覆うように前記セラミックグリーンシートを積層する工程とを備え、

前記内部導体と引出し導体を形成する工程においては、前記内部導体パターン層を前記セラミックグリーンシート上に重ね合わせるように複数回転写して前記内部導体を形成するとともに、前記引出し導体パターン層を前記セラミックグリーンシート上に、前記内部導体パターン層の転写回数より少ない回数だけ転写して前記引出し導体を形成し、前記引出し導体の厚みを前記内部導体の厚みより薄くしたこと、

を特徴とする積層セラミック電子部品の製造方法。

【請求項 5】

複数のセラミックグリーンシートを積層して構成した前記セラミック積層体が、多数のセラミック積層体が集合したマザーセラミック積層体ブロックであり、前記マザーセラミック積層体ブロックの内部に形成された前記内部導体の配置に合わせてカットし、個々のセラミック積層体を切り出すことを特徴とする請求項 4 に記載の積層セラミック電子部品の製造方法。

【請求項 6】

前記引出し導体の導体幅が前記内部導体の導体幅より広いことを特徴とする請求項 4 または請求項 5 に記載の積層セラミック電子部品の製造方法。

【請求項 7】

前記引出し導体パターン層の形成に用いる導体ペーストは、前記内部導体パターン層の形成に用いる導電ペーストより金属含有率が高いことを特徴とする請求項 4 ～請求項 6 のいずれかに記載の積層セラミック電子部品の製造方法。

【書類名】 明細書

【発明の名称】 積層セラミック電子部品およびその製造方法

【技術分野】

【0 0 0 1】

本発明は、積層セラミック電子部品、特に、積層インダクタや積層インピーダンス素子や積層トランスや高周波線路デバイスなどの積層セラミック電子部品およびその製造方法に関する。

【背景技術】

【0 0 0 2】

一般に、積層インダクタなどの積層セラミック電子部品の製造は、多数のセラミック積層体が集合したマザーセラミック積層体ブロックを形成した後に、このマザーセラミック積層体ブロックをコイル用導体などの内部導体や引出し導体の配置に合わせてカットし、個々のセラミック積層体を切り出す。そして、切り出されたセラミック積層体は焼成された後、表面に外部電極が形成され、製品とされる。

【0 0 0 3】

通常のスクリーン印刷法で内部導体や引出し導体を形成する場合、その厚みは $20\mu\text{m}$ 程度である。この程度の厚みであれば、マザーセラミック積層体ブロックをカットする際に引出し導体にかかる機械的ストレスが小さく、亀裂などの不具合も生じない。

【0 0 0 4】

ところで、特許文献 1 に示すように、引出し部と一体化されたコイル用導体層を、重ね合わせるように複数回転写することにより、焼成後の導体厚みが例えば $70\sim 80\mu\text{m}$ 程度のコイル用導体を形成する方法が知られている。

【0 0 0 5】

しかしながら、このように導体厚みを厚くすると、マザーセラミック積層ブロックをカットする際に、コイル用導体の引出し部に過度の機械的ストレスがかかり、亀裂などの不具合が発生し易くなるという問題がある。

【特許文献 1】 特開 2 0 0 2 - 3 0 5 1 2 3 号公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 6】

そこで、本発明の目的は、カット時において、引出し導体に過度の機械的ストレスがかかりにくい構造の積層セラミック電子部品およびその製造方法を提供することにある。

【課題を解決するための手段】

【0 0 0 7】

前記目的を達成するため、本発明に係る積層セラミック電子部品は、セラミック積層体の内部に設けられた内部導体と、セラミック積層体の表面に設けられた外部電極と、内部導体と外部電極を接続する引出し導体とを備えた積層セラミック電子部品であって、引出し導体の厚みが内部導体の厚みより薄いことを特徴とする。内部導体は、例えばコイル用導体や、ストリップラインなどのような高周波線路導体である。

【0 0 0 8】

以上の構成により、引出し導体にはカット時における機械的ストレスが直接かかるが、引出し導体の厚みを薄くしたため、カット時に引出し導体を受ける機械的ストレスが小さくなる。

【0 0 0 9】

また、本発明に係る積層セラミック電子部品の製造方法は、セラミックグリーンシートを準備する工程と、支持体上に形成された内部導体パターン層と引出し導体パターン層をセラミックグリーンシート上に転写して、セラミックグリーンシート上に内部導体と引出し導体を形成する工程と、内部導体および引出し導体を覆うようにセラミックグリーンシートを積層する工程とを備え、内部導体と引出し導体を形成する工程においては、内部導体パターン層をセラミックグリーンシート上に重ね合わせるように複数回転写して内部導

体を形成するとともに、引出し導体パターン層をセラミックグリーンシート上に、内部導体パターン層の転写回数より少ない回数だけ転写して引出し導体を形成し、引出し導体の厚みを内部導体の厚みより薄くしたことを特徴とする。

【0010】

量産時には、複数のセラミックグリーンシートを積層して構成したセラミック積層体を、多数のセラミック積層体が集合したマザーセラミック積層体ブロックとし、マザーセラミック積層体ブロックの内部に形成された内部導体の配置に合わせてカットし、個々のセラミック積層体を切り出す。

【0011】

以上の方法により、内部導体の厚みは通常より厚く、かつ、引出し導体の厚みは内部導体の厚みより薄い積層セラミック電子部品が容易に製造される。

【0012】

また、引出し導体の厚みを薄くすると、引出し導体の断面積が小さくなって直流抵抗値が上昇する。そこで、引出し導体の導体幅を内部導体の導体幅より広くして、引出し導体の断面積の減少を補償し、引出し導体の厚みを薄くしたために生じる直流抵抗値の上昇を防止する。

【0013】

また、引出し導体パターン層の形成に用いる導体ペーストとしては、内部導体パターン層の形成に用いる導電ペーストより金属含有率が高いものを用いることにより、カットの際に引出し部に亀裂が生じることがあっても、焼成時に導電ペーストが溶融して導電ペーストに含まれている金属が亀裂を埋める。

【発明の効果】**【0014】**

本発明によれば、引出し導体の厚みを内部導体の厚みより薄くしたので、カット時に引出し導体を受ける機械的ストレスを小さくすることができる。この結果、カットの際に、引出し導体に亀裂などの不具合が発生するのを防止できる。

【発明を実施するための最良の形態】**【0015】**

以下に、本発明に係る積層セラミック電子部品およびその製造方法の実施例について添付の図面を参照して説明する。

【実施例】**【0016】**

図1に示すように、積層インダクタ1は、コイル用導体パターン層2, 3, 4と、引出し導体パターン層5, 6と、セラミックグリーンシート10, 11, 12などで構成されている。なお、符号21は支持体（キャリアフィルム）であって、後述するように最終的には除去されるものであり、積層インダクタ1を構成するものではない。

【0017】

セラミックグリーンシート10～12は、例えばFe-Ni-Cu系のフェライト粉末あるいはガラスセラミック粉末を結合剤などと一緒に混練したものをドクターブレード法などの方法でシート状にしたものである。セラミックグリーンシート12は外層用として使用され、セラミックグリーンシート10, 11は中間層用として使用される。

【0018】

中間層用セラミックグリーンシート10, 11には、層間接続用ビアホール15が設けられている。層間接続用ビアホール15は、シート10, 11にレーザビームなどを用いて貫通孔を形成し、この貫通孔にAg, Pd, Cu, Auやこれらの合金などの導電ペーストを印刷塗布などの方法により充填することによって形成される。

【0019】

コイル用導体パターン層2, 3, 4および引出し導体パターン層5, 6はそれぞれ、支持体であるPETフィルムやPPフィルム上に導電ペーストをスクリーン印刷法やフォトリソグラフィ法などの方法で塗布することにより形成される。これらの導体パターン層2

～6は、Ag, Pd, Cu, Auやこれらの合金などからなる。本実施例の場合、コイル用導体パターン層2, 3, 4の形状はコ字状であるが、直線状、円弧状、渦巻状などであってもよい。

【0020】

また、本実施例の場合、引出し導体パターン層5, 6の形成に用いる導電ペーストは、コイル用導体パターン層2～4の形成に用いる導電ペーストより金属含有率（ペーストにしめる金属粉末の割合）が高いものを使用した。具体的には、例えば、コイル用導体パターン層2～4の形成に用いる導電ペーストの金属含有率を50%としたのに対して、引出し導体パターン層5, 6の形成に用いる導電ペーストの金属含有率を70%とした。

【0021】

導電ペーストの金属含有率が高いと、カットの際に引出し導体パターン層5, 6に仮に亀裂が生じて、焼成時に導電ペーストが溶融して導電ペーストに含まれている金属粉末などが亀裂を埋めるので、接続不良をより一層防止できるからである。一方、導電ペーストの金属含有率が低いと、焼成時に導電ペーストが溶融しても、金属粉末の量が少な過ぎて亀裂を十分に埋めることができない。また、金属含有率が高い導電ペーストは高価であるため、亀裂の発生し易い引出し導体パターン層5, 6にのみ使用する。

【0022】

複数のコイル用導体パターン層2, 3, 4はそれぞれ重ね合わせられてコ字形のコイル用導体2A, 3A, 4Aとされる。コイル用導体2A, 3A, 4Aは、セラミックグリーンシート10, 11に設けた層間接続用ビアホール15を介して電氣的に直列に接続され、螺旋状コイルLを形成する。コイルLのコイル軸はシート10～12の積み重ね方向に対して平行である。

【0023】

一方、複数の引出し導体パターン層5, 6も、それぞれ重ね合わされて引出し導体5A, 6Aとされる。引出し導体5Aの一端は、シート12の右側の辺に露出している。引出し導体5Aの他端は、コイル用導体2Aの端部に電氣的に接続している。すなわち、引出し導体パターン層5はそれぞれ、所定層数（本実施例では2層）のコイル用導体パターン層2ごとに1層の割合で配置され、その端部51がコイル用導体パターン層2に接触している。これにより、引出し導体5Aとコイル用導体2Aの接触面積が広くなり、引出し導体5Aとコイル用導体2Aとの電氣的接続が確実になる。

【0024】

同様に、引出し導体6Aの一端は、シート12の左側の辺に露出している。引出し導体6Aの他端は、コイル用導体4Aの端部に電氣的に接続している。すなわち、引出し導体パターン層6はそれぞれ、所定層数のコイル用導体パターン層4ごとに1層の割合で配置され、その端部61がコイル用導体パターン層4に接触している。

【0025】

つまり、引出し導体5A, 6Aの厚みは、コイル用導体2A～4Aの厚みより薄くなっている。具体的には、コイル用導体パターン層2～4や引出し導体パターン層5, 6のそれぞれの厚みを10 μ m程度に設定し、コイル用導体パターン層2～4の重ね合わせ層数を約10層とすることにより、コイル用導体2A～4Aのそれぞれの焼成後の厚みを70～80 μ m程度にする。そして、引出し導体パターン層5の重ね合わせ層数を約5層とすることにより、引出し導体5A, 6Aのそれぞれの焼成後の厚みを35～40 μ m程度にする。

【0026】

こうして、引出し導体5A, 6Aの厚みを薄くしたため、後で詳述するように、カット時に引出し導体5A, 6Aが受ける機械的ストレスが小さくてすみ、カット時の引出し導体5A, 6Aの亀裂を防止することができる。

【0027】

さらに、引出し導体パターン層5, 6の導体幅をコイル用導体パターン層2～4の導体幅より広く設定しているため、引出し導体5A, 6Aの導体幅は、コイル用導体2A～4

Aの導体幅より広がっている。

【0028】

また、引出し導体5A, 6Aの厚みを薄くすると、引出し導体5A, 6Aの断面積が小さくなって直流抵抗値が上昇する。そこで、引出し導体5A, 6Aの導体幅をコイル用導体2A~4Aの導体幅より広くして、引出し導体5A, 6Aの断面積の減少を補償し、引出し導体5A, 6Aの厚みを薄くしたために生じる直流抵抗値の上昇を防止している。

【0029】

これらコイル用導体パターン層2, 3, 4と引出し導体パターン層5, 6とセラミックグリーンシート10, 11, 12は図1に示すように積み重ねられた後、一体的に焼成されて図2に示すような直方体形状を有するセラミック積層体30とされる。セラミック積層体30の左右の端面には、入出力外部電極31, 32が形成されている。図3に示すように、螺旋状コイルLの両端部は、引出し導体5A, 6Aを介して入出力外部電極31, 32に電氣的に接続されている。

【0030】

次に、以上の構成からなる積層インダクタ1の製造方法について図4~図15を参照しながら説明する。なお、図4~図15には1個のセラミック積層体しか表示していないが、実際には、多数のセラミック積層体が集合したマザーセラミック積層体ブロックを形成した後に、このマザーセラミック積層体ブロックをコイル用導体2A~4Aや引出し導体5A, 6Aの配置に合わせてカットし、個々のセラミック積層体を切り出している。

【0031】

まず、セラミックグリーンシート12を複数枚積層した後、圧着してマザーセラミック外層ブロック12Aとする(図4参照)。次に、図5に示すように、マザーセラミック外層ブロック12A上に、支持体21を上にして引出し導体パターン層5を載せ、プレス機で圧着することにより、引出し導体パターン層5をマザーセラミック外層ブロック12Aに埋め込む。この後、支持体21を剥離して、引出し導体パターン層5をマザーセラミック外層ブロック12A上に転写する。

【0032】

次に、図6に示すように、マザーセラミック外層ブロック12A上に、コイル用導体パターン層2の端部が引出し導体パターン層5の端部51に接触するように、支持体21を上にしてコイル用導体パターン層2を載せる。この後、圧着することにより、コイル用導体パターン層2をマザーセラミック外層ブロック12Aに埋め込む。この後、支持体21を剥離して、コイル用導体パターン層2をマザーセラミック外層ブロック12A上に転写する。

【0033】

次に、図7に示すように、マザーセラミック外層ブロック12A上に、支持体21を上にしてコイル用導体パターン層2を、先に転写したコイル用導体パターン層2に重ね合わせるように載せる。この後、圧着することにより、コイル用導体パターン層2をマザーセラミック外層ブロック12Aに埋め込む。この後、支持体21を剥離して、コイル用導体パターン層2をマザーセラミック外層ブロック12A上に転写する。

【0034】

次に、図8に示すように、マザーセラミック外層ブロック12A上に、支持体21を上にして引出し導体パターン層5を、先に転写した引出し導体パターン層5に重ね合わせるように載せる。引出し導体パターン層5の端部51はコイル用導体パターン層2の端部に接触している。この後、圧着することにより、引出し導体パターン層5をマザーセラミック外層ブロック12Aに埋め込む。この後、支持体21を剥離して、引出し導体パターン層5をマザーセラミック外層ブロック12A上に転写する。

【0035】

次に、前述したコイル用導体パターン層2の転写を2回繰り返すことにより、図9に示すようにコイル用導体パターン層2が2層積層される。こうして、1層の引出し導体パターン層5に対して、2層のコイル用導体パターン層2の割合で転写を繰り返し、10層の

コイル用導体パターン層 2 からなるコイル用導体 2 A と、5 層の引出し導体パターン層 5 からなる引出し導体 5 A とが形成される。なお、以降の図面においては、簡略化のため、4 層のコイル用導体 2 A と 2 層の引出し導体 5 A で表示している（他のコイル用導体 3 A, 4 A や引出し導体 6 A も同様の表示とする）。

【0036】

次に、図 10 に示すように、層間接続用ビアホール 15 が設けられたセラミックグリーンシート 10 が、マザーセラミック外層ブロック 12 A 上に積層される。この後、前述した方法と同様の方法により、セラミックグリーンシート 10 上にコイル用導体パターン層 3 を重ね合わせるように転写を 10 回繰り返す（図 11 参照）。これにより、コイル用導体パターン層 3 が 10 層からなるコイル用導体 3 A が形成される。コイル用導体 3 A は層間接続用ビアホール 15 を介してコイル用導体 2 A に電氣的に接続している。このときも転写ごとに圧着し、コイル用導体パターン層 3 をセラミックグリーンシートに埋め込んでいる。

【0037】

次に、図 12 に示すように、層間接続用ビアホール 15 が設けられたセラミックグリーンシート 11 を積み重ねる。

【0038】

次に、図 13 に示すように、コイル用導体パターン層 4 の転写を 2 回繰り返すことにより、セラミックグリーンシート 11 上にコイル用導体パターン層 4 が 2 層積層される。さらに、この上に、引出し導体パターン層 6 の端部 61 がコイル用導体パターン層 4 の端部に接触するように、引出し導体パターン層 6 を転写する。このときも転写ごとに圧着し、コイル用導体パターン層 4 や引出し導体パターン層 6 をセラミックグリーンシートに埋め込んでいる。

【0039】

こうして、2 層のコイル用導体パターン層 4 に対して、1 層の引出し導体パターン層 6 の割合で転写を繰り返し、図 14 に示すように 10 層のコイル用導体パターン層 4 からなるコイル用導体 4 A と、5 層の引出し導体パターン層 6 からなる引出し導体 6 A とが形成される。コイル用導体 4 A は層間接続用ビアホール 15 を介してコイル用導体 3 A に電氣的に接続している。

【0040】

さらに、図 15 に示すように、この上にセラミックグリーンシート 12 を複数枚積層した後、圧着してマザーセラミック積層体ブロック 30 A とする。次に、このマザーセラミック積層体ブロック 30 A をコイル用導体 2 A ~ 4 A や引出し導体 5 A, 6 A の配置に合わせてカットする。通常、引出し導体 5 A, 6 A は、製造許容差の関係からカット線に跨って形成されているので、引出し導体 5 A, 6 A にはカット時における機械的ストレスが直接かかるが、引出し導体 5 A, 6 A の厚みを薄くしているため、カット時に引出し導体 5 A, 6 A が受ける機械的ストレスが小さくなる。この結果、カット時の引出し導体 5 A, 6 A の亀裂を防止することができる。

【0041】

具体的には、焼成後のコイル用導体 2 A ~ 4 A の厚みを $80\ \mu\text{m}$ に設定し、引出し導体 5 A, 6 A の厚みを従来構造の $80\ \mu\text{m}$ にした場合には、引出し導体 5 A, 6 A の亀裂発生率は 35% となった。これに対して、焼成後のコイル用導体 2 A ~ 4 A の厚みを $80\ \mu\text{m}$ に設定し、引出し導体 5 A, 6 A の厚みを $40\ \mu\text{m}$ にし、かつ、引出し導体 5 A, 6 A の導体幅を従来構造の 2 倍にした本実施例の積層インダクタ 1 の場合には、引出し導体 5 A, 6 A の亀裂発生率は 0% であった。

【0042】

マザーセラミック積層体ブロック 30 A から切り出された個々のセラミック積層体 30 は焼成された後、左右の端面に入出力外部電極 31, 32 が形成される。入出力外部電極 31, 32 は塗布焼付け、スパッタリング、あるいは蒸着などの方法により形成される。

【0043】

なお、本発明は前記実施例に限定されるものではなく、その要旨の範囲内で種々に変更することができる。積層セラミック電子部品は、積層インダクタの他に、例えば、積層コモンモードチョークコイル、積層トランス、積層インピーダンス素子、積層LCフィルタ、あるいは、ストリップラインやマイクロストリップラインなどを有した高周波線路デバイスなどがある。

【0044】

また、前記実施例では、1層の引出し導体パターン層5と2層のコイル用導体パターン層2とを交互に転写しているが、必ずしも交互に転写する必要はなく、例えばコイル用導体パターン層2を全部転写した後に、引出し導体パターン層5を転写するようにしてもよい。

【0045】

さらに、前記実施例では、引出し導体パターン層5とコイル用導体パターン層2を別々に形成しているが、例えば図16(A)に示すように引出し導体パターン層5とコイル用導体パターン層2をキャリアフィルム21上に一体に形成したものと、図16(B)に示すようにコイル用導体パターン層2のみをキャリアフィルム21上に形成したものを交互に転写することによって、引出し導体パターン層5とコイル用導体パターン層2を同時に形成してもよい。

【0046】

また、本発明に係る積層セラミック電子部品の製造方法は、内部導体や引出し導体を転写して形成する方法に限るものではなく、セラミックグリーンシート上にスクリーン印刷などによって内部導体や引出し導体を形成する方法であってもよい。

【図面の簡単な説明】

【0047】

【図1】本発明に係る積層セラミック電子部品の一実施例を説明するための分解斜視図。

【図2】図1に示した積層セラミック電子部品の外観斜視図。

【図3】図1に示した積層セラミック電子部品の内部透視平面図。

【図4】本発明に係る積層セラミック電子部品の製造方法の一例を示す模式断面図。

【図5】図4に続く製造工程を示す模式断面図。

【図6】図5に続く製造工程を示す模式断面図。

【図7】図6に続く製造工程を示す模式断面図。

【図8】図7に続く製造工程を示す模式断面図。

【図9】図8に続く製造工程を示す模式断面図。

【図10】図9に続く製造工程を示す模式断面図。

【図11】図10に続く製造工程を示す模式断面図。

【図12】図11に続く製造工程を示す模式断面図。

【図13】図12に続く製造工程を示す模式断面図。

【図14】図13に続く製造工程を示す模式断面図。

【図15】図14に続く製造工程を示す模式断面図。

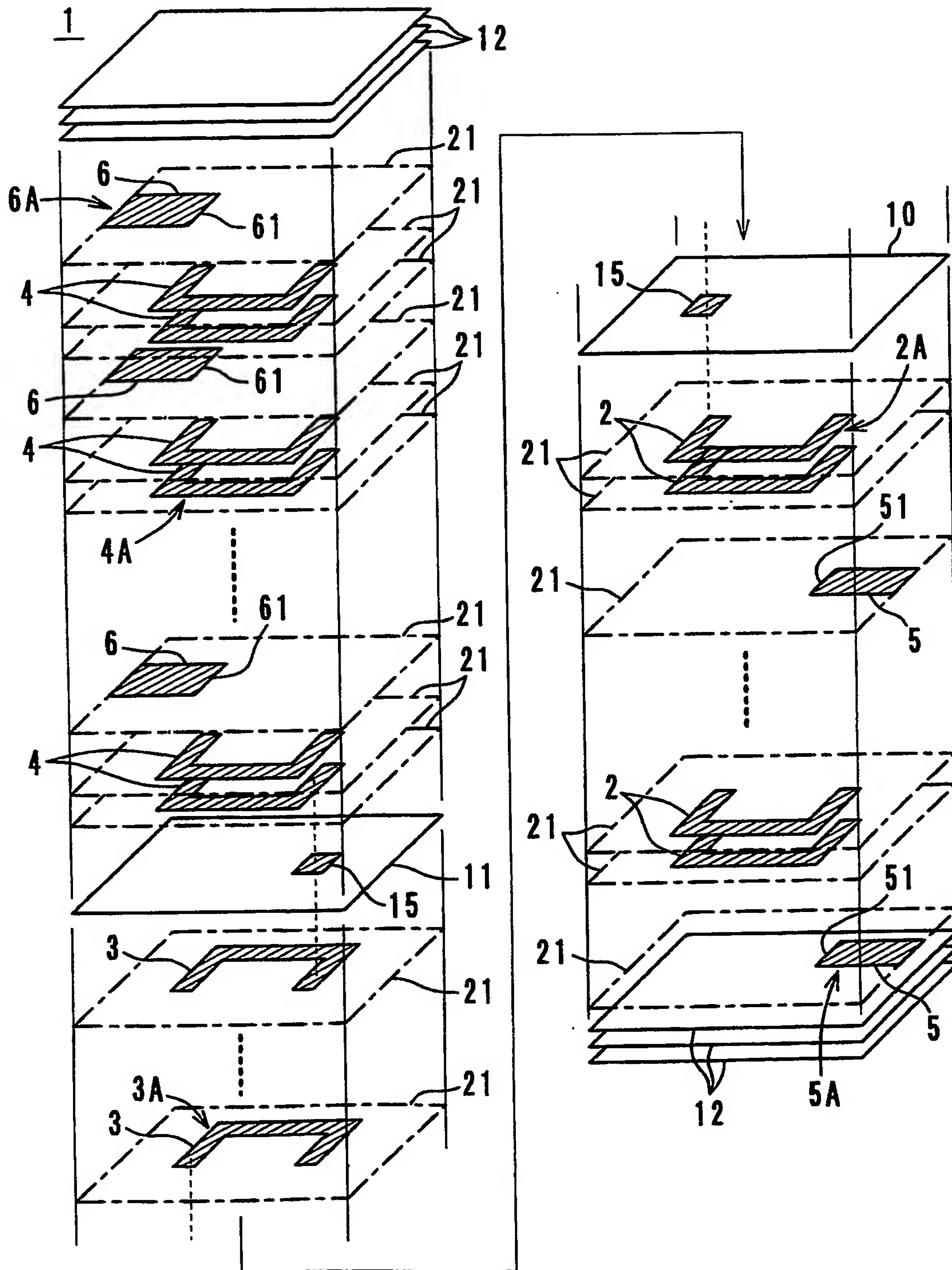
【図16】変形例を示す平面図。

【符号の説明】

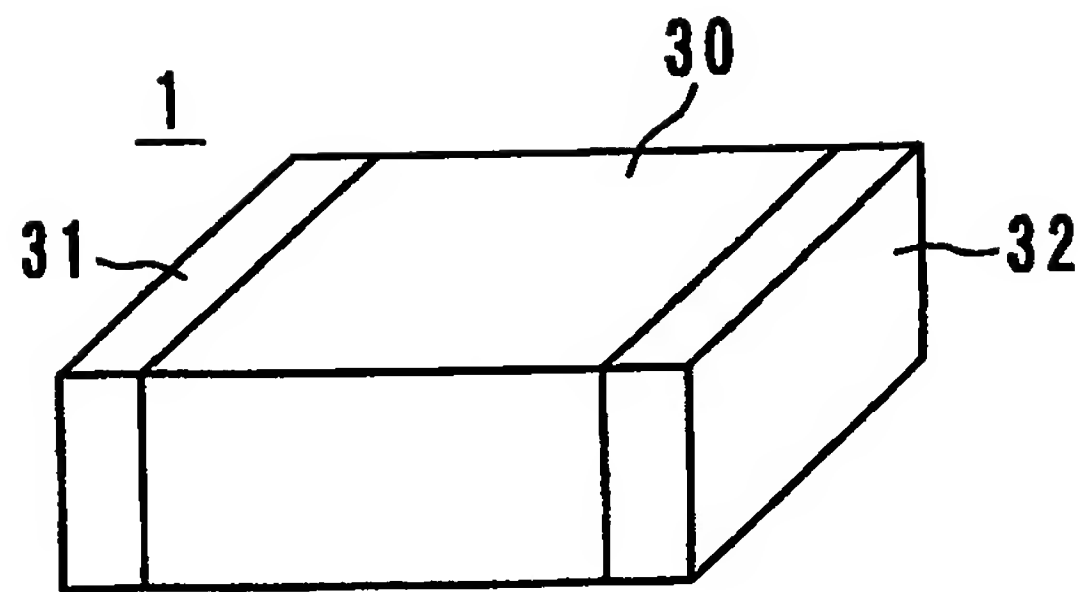
【0048】

- 1…積層インダクタ
- 2, 3, 4…コイル用導体パターン層
- 2A, 3A, 4A…コイル用導体
- 5, 6…引出し導体パターン層
- 5A, 6A…引出し導体
- 10, 11, 12…セラミックグリーンシート
- 30…セラミック積層体
- 31, 32…入出力外部電極

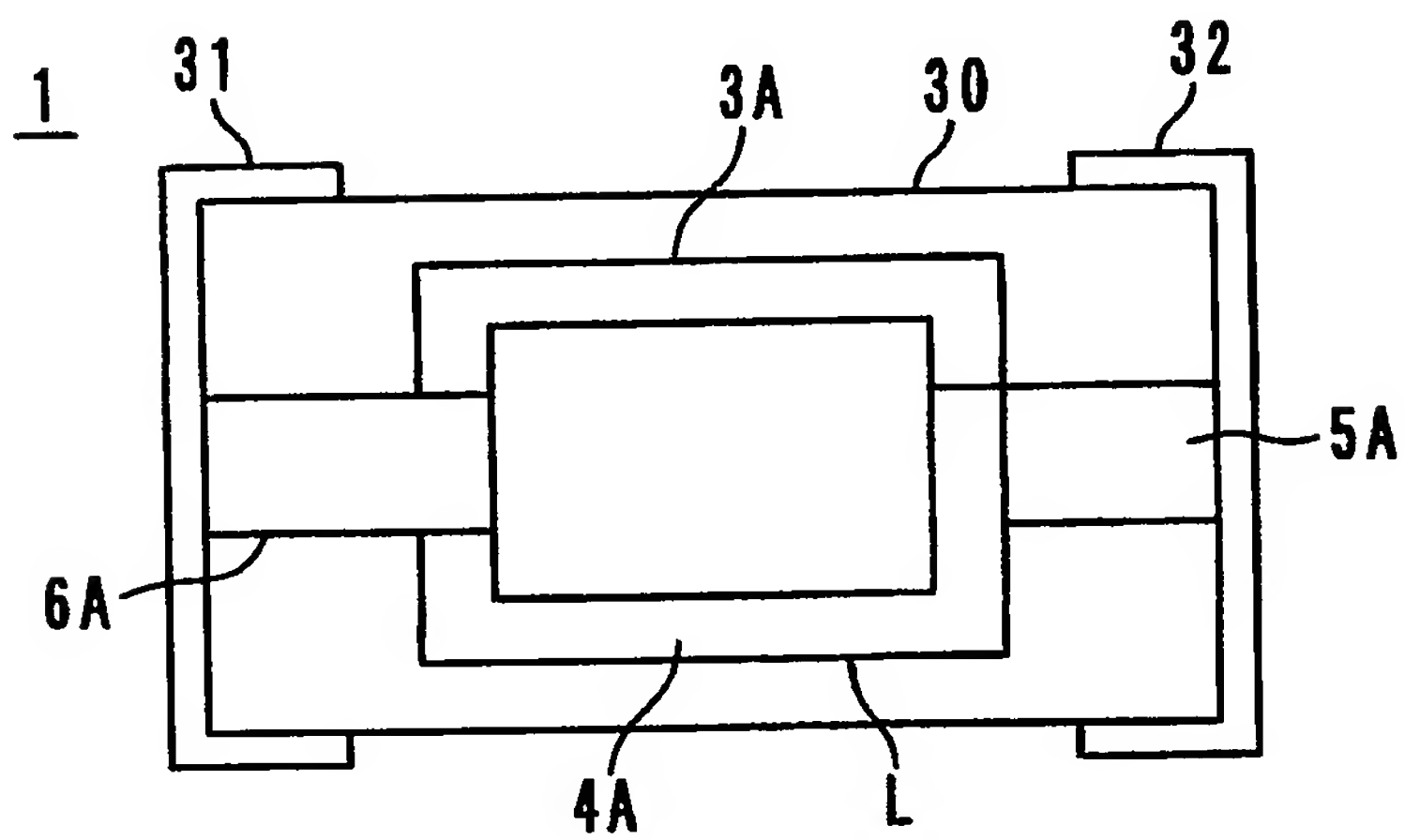
【書類名】 図面
【図 1】



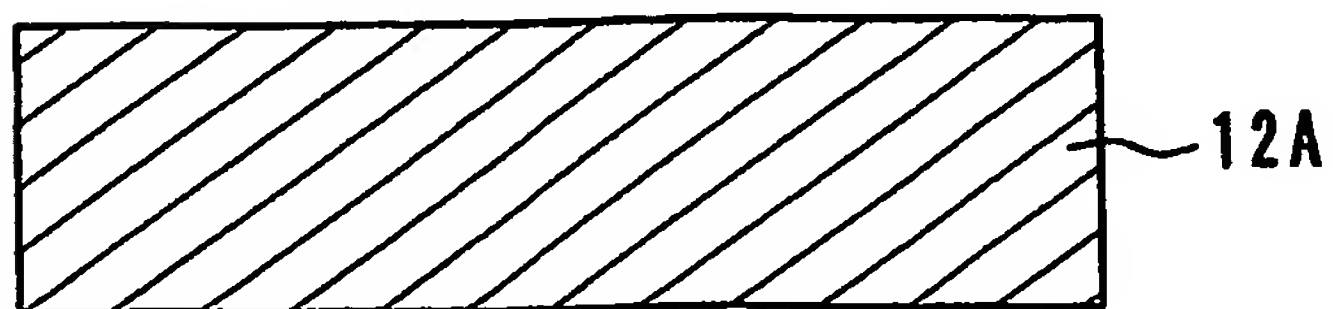
【図 2】



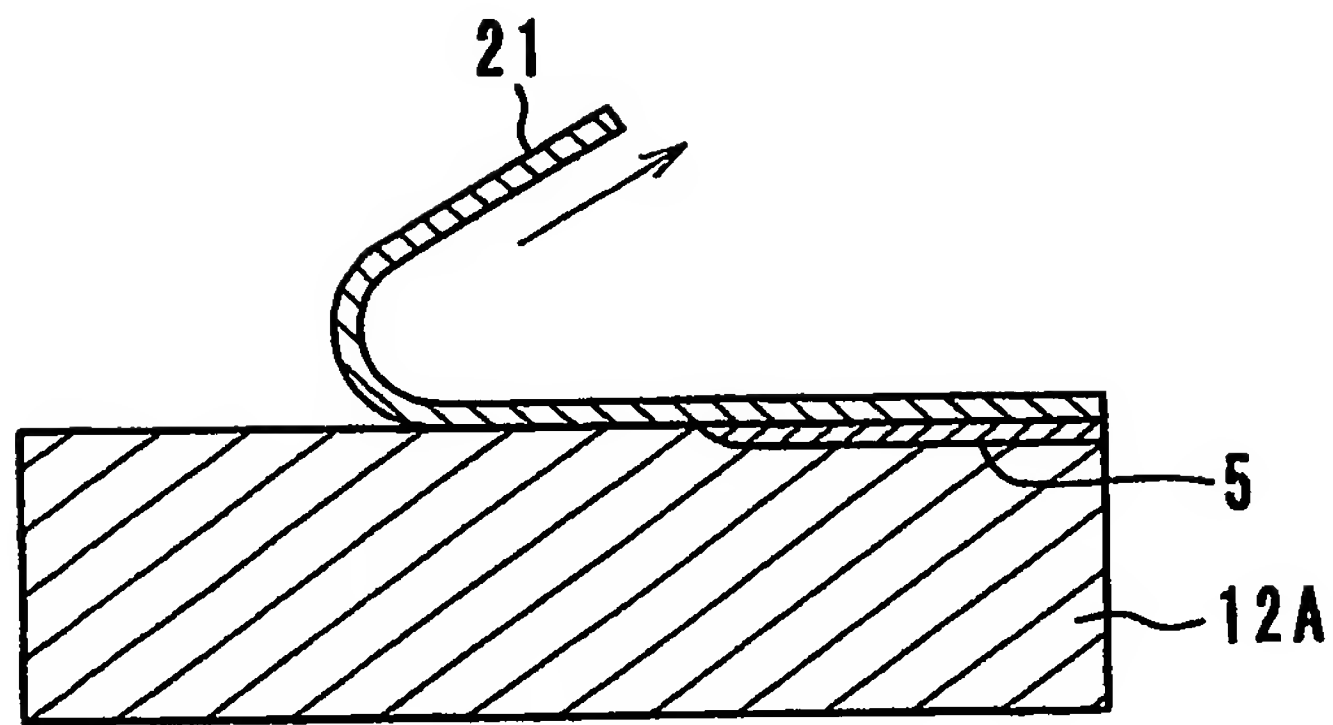
【図 3】



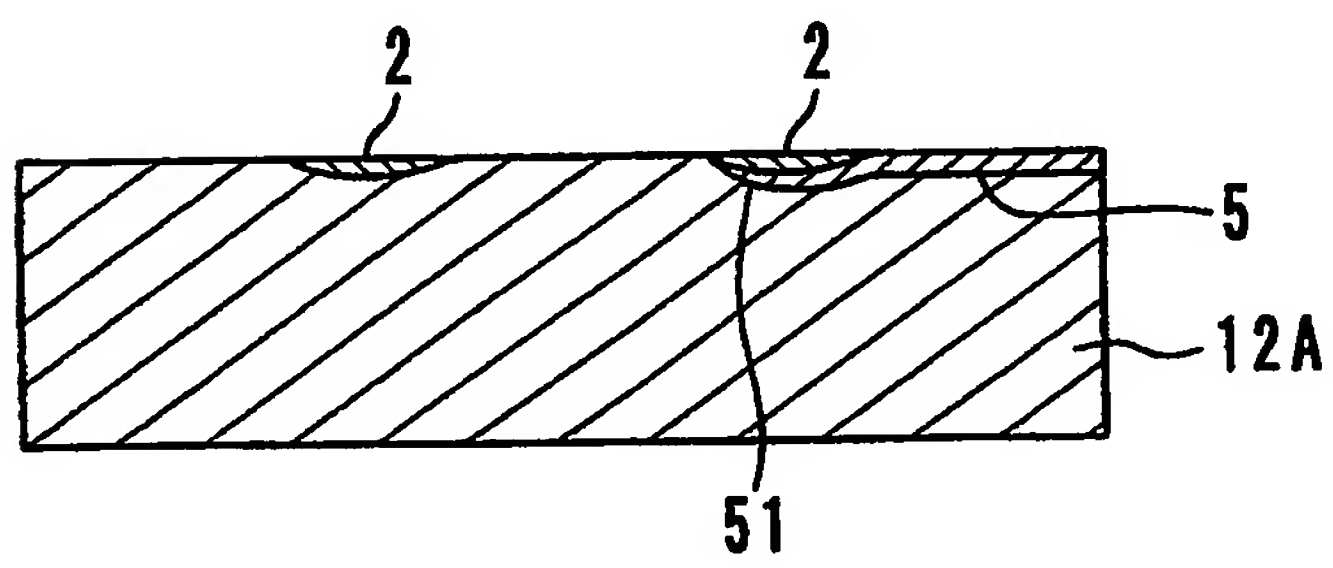
【図 4】



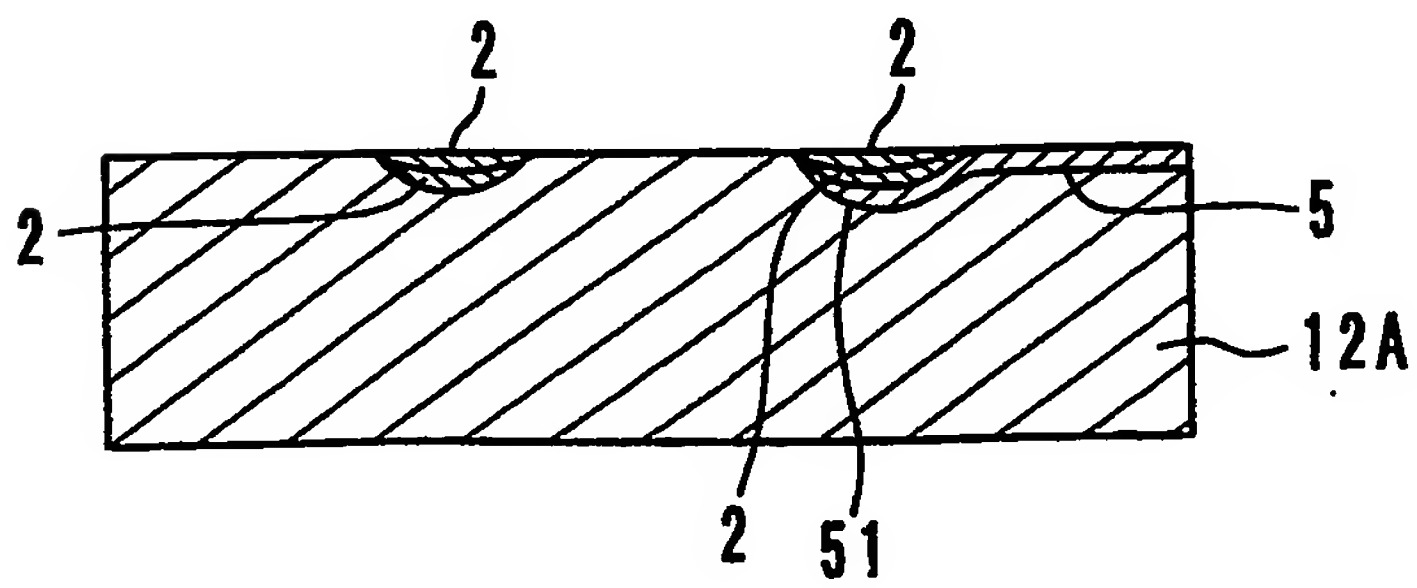
【図 5】



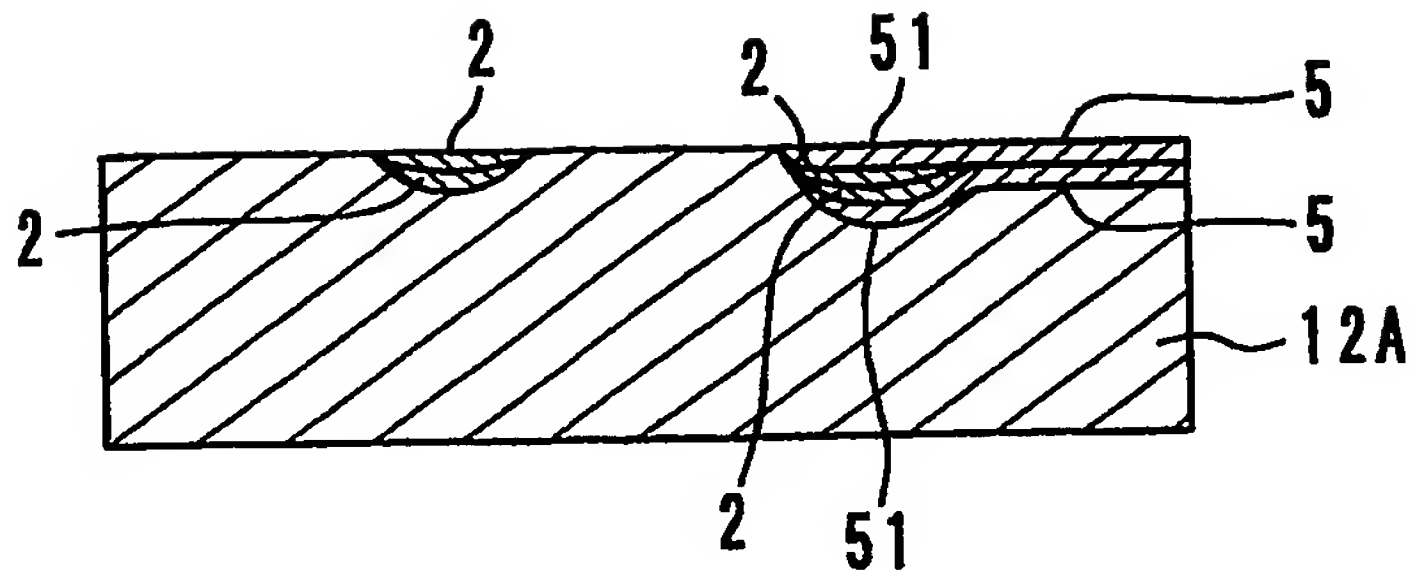
【図 6】



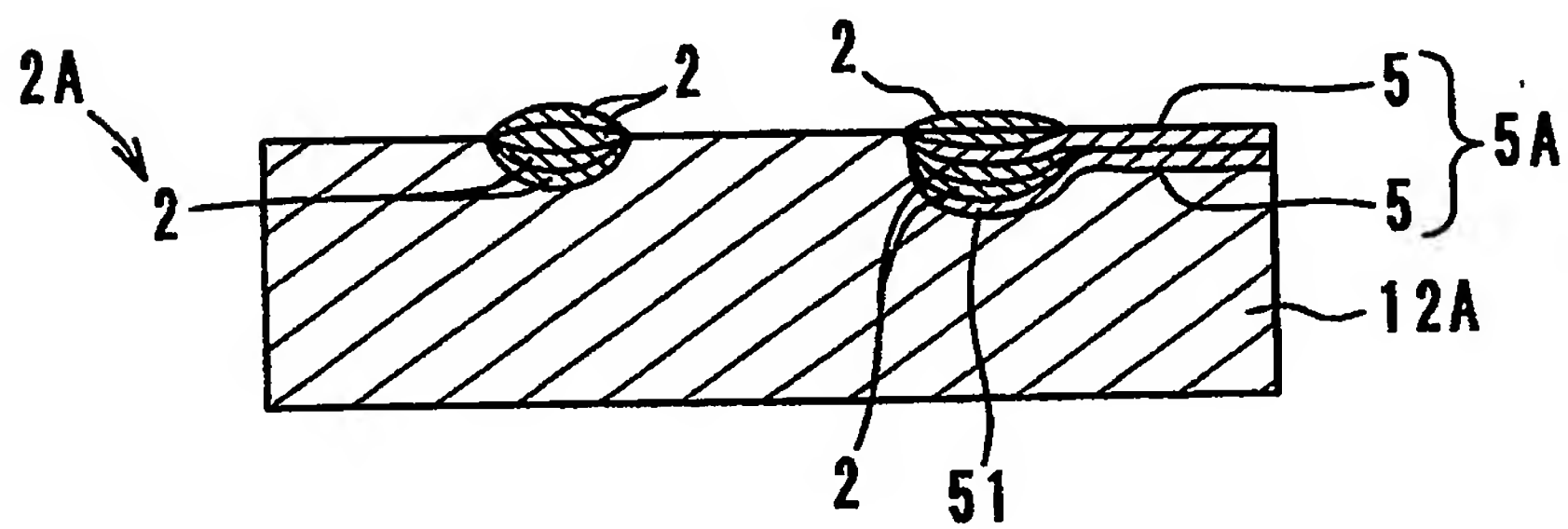
【図 7】



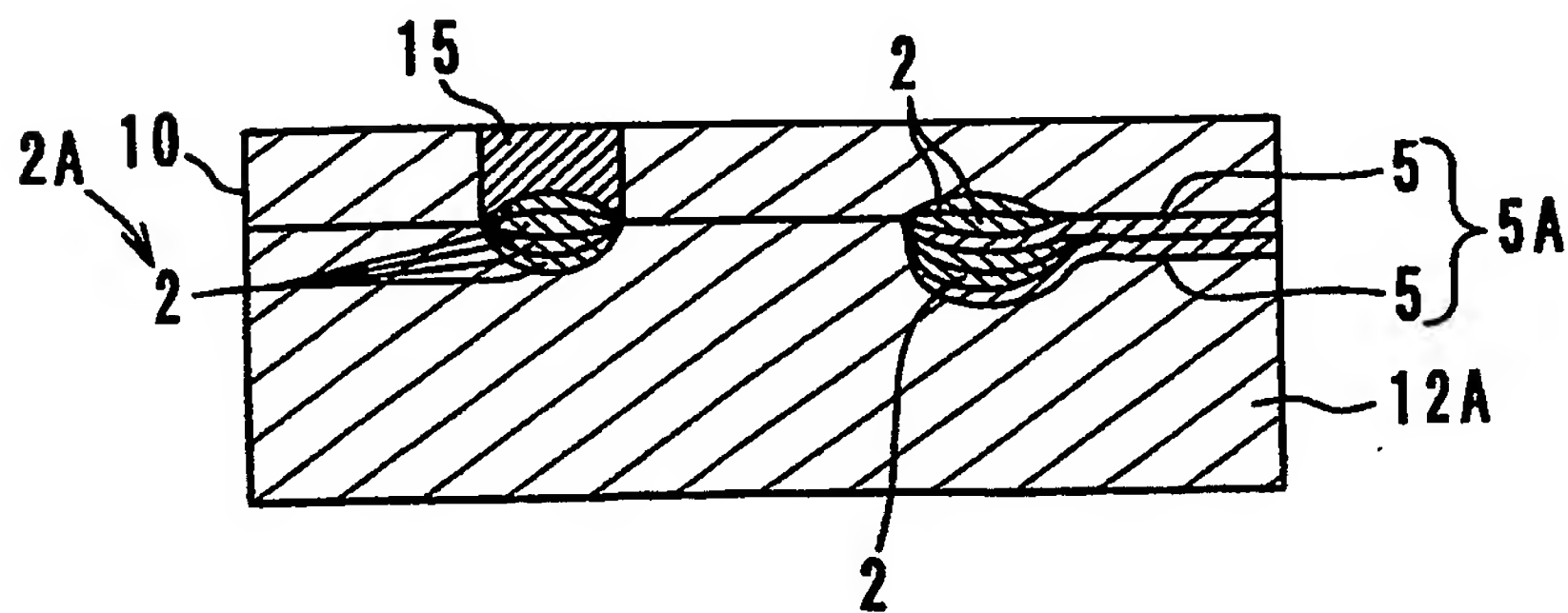
【図 8】



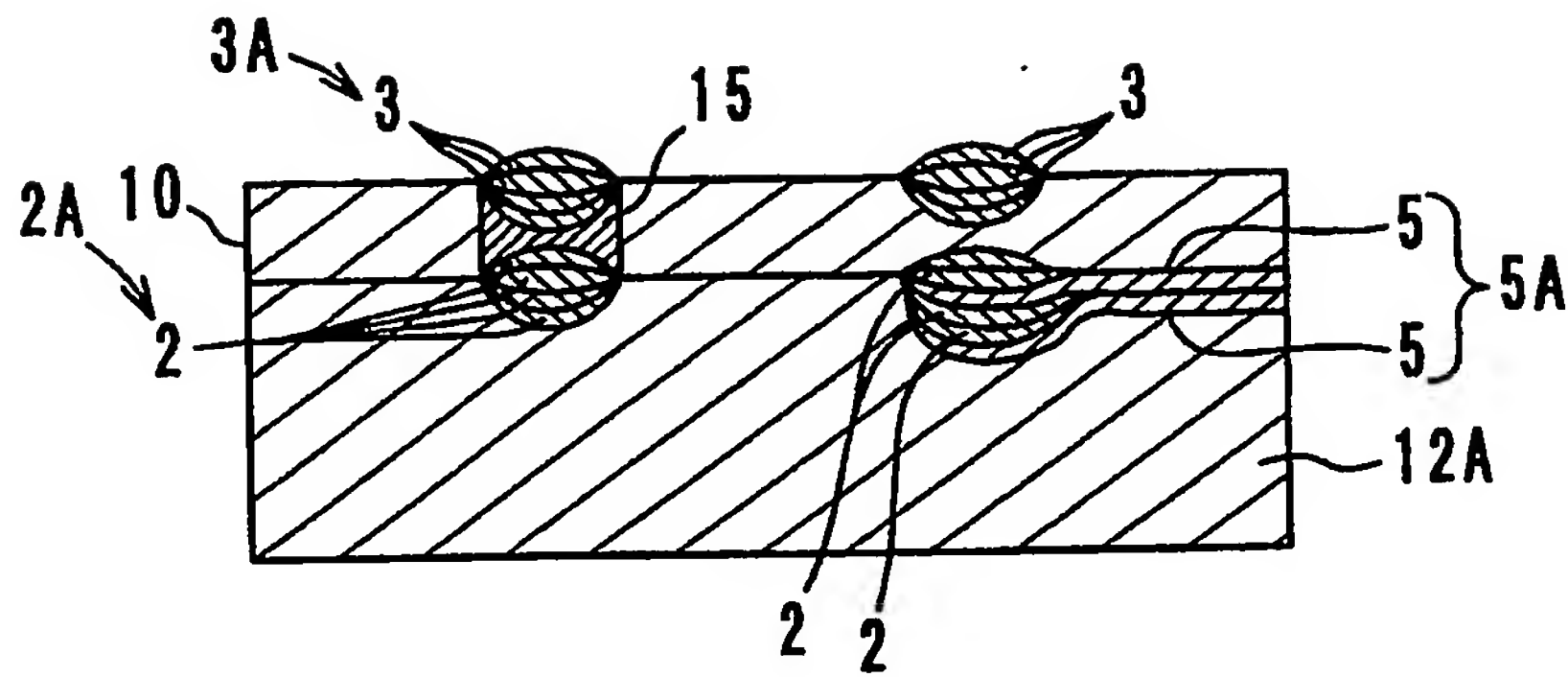
【図 9】



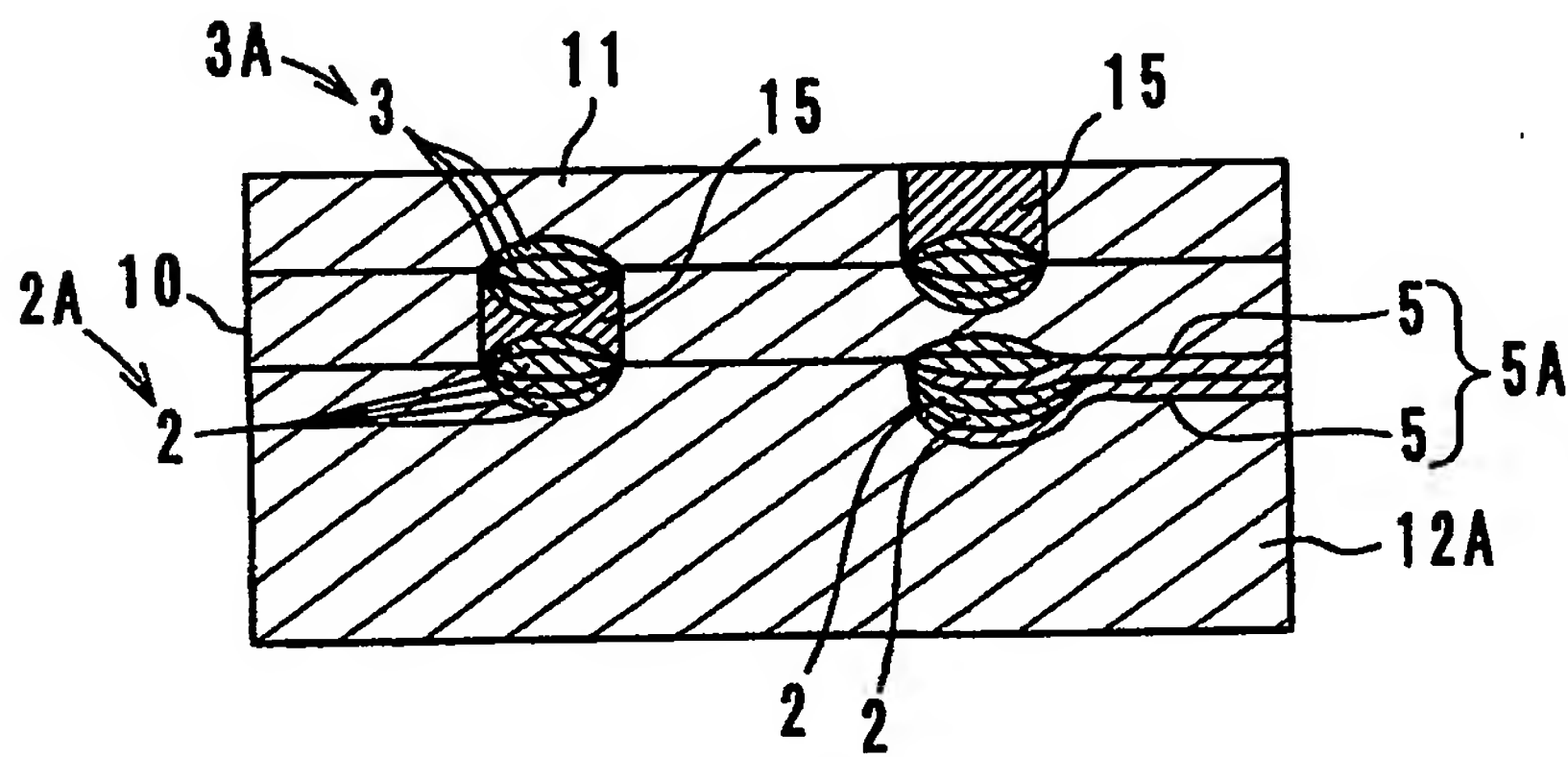
【図 10】



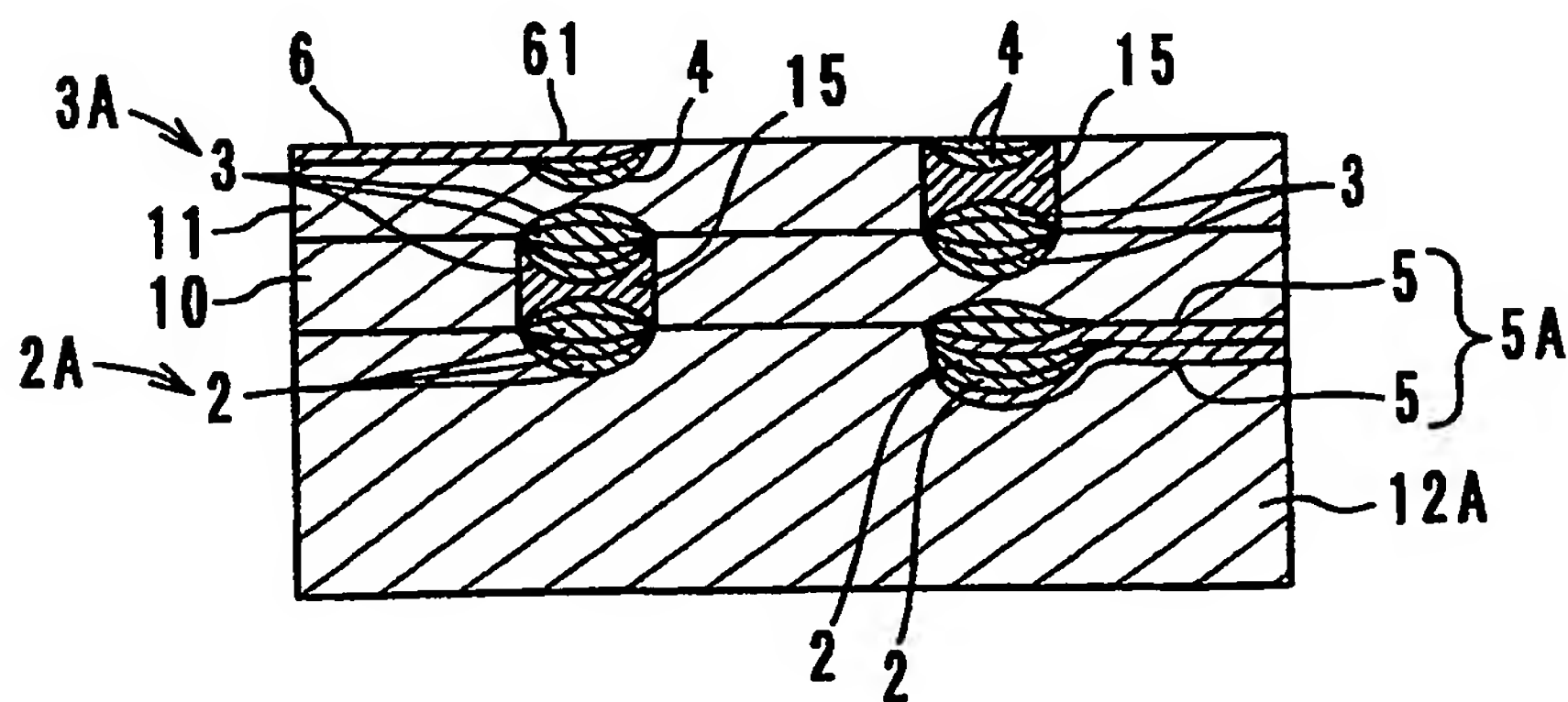
【図 1 1】



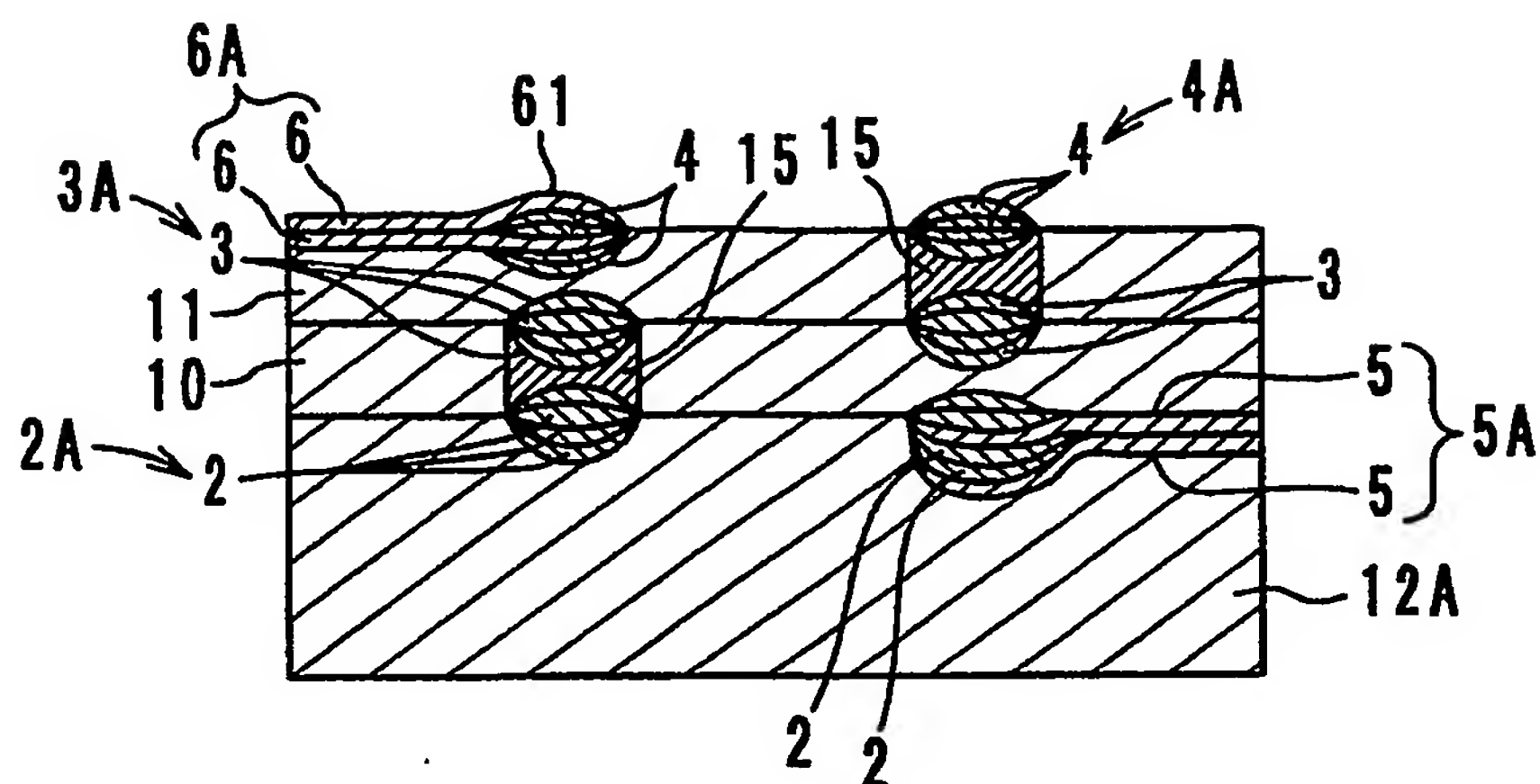
【図 1 2】



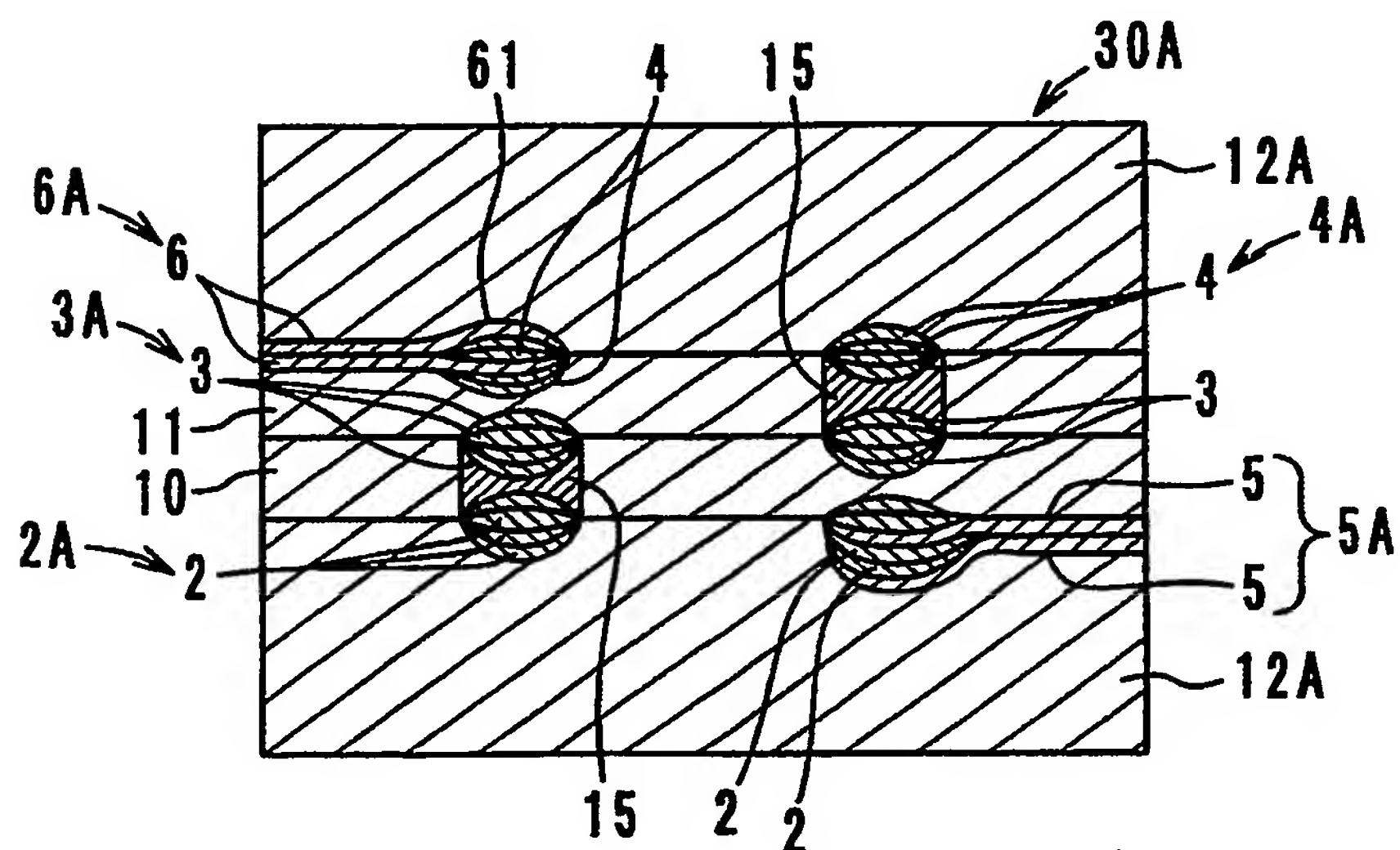
【図 1 3】



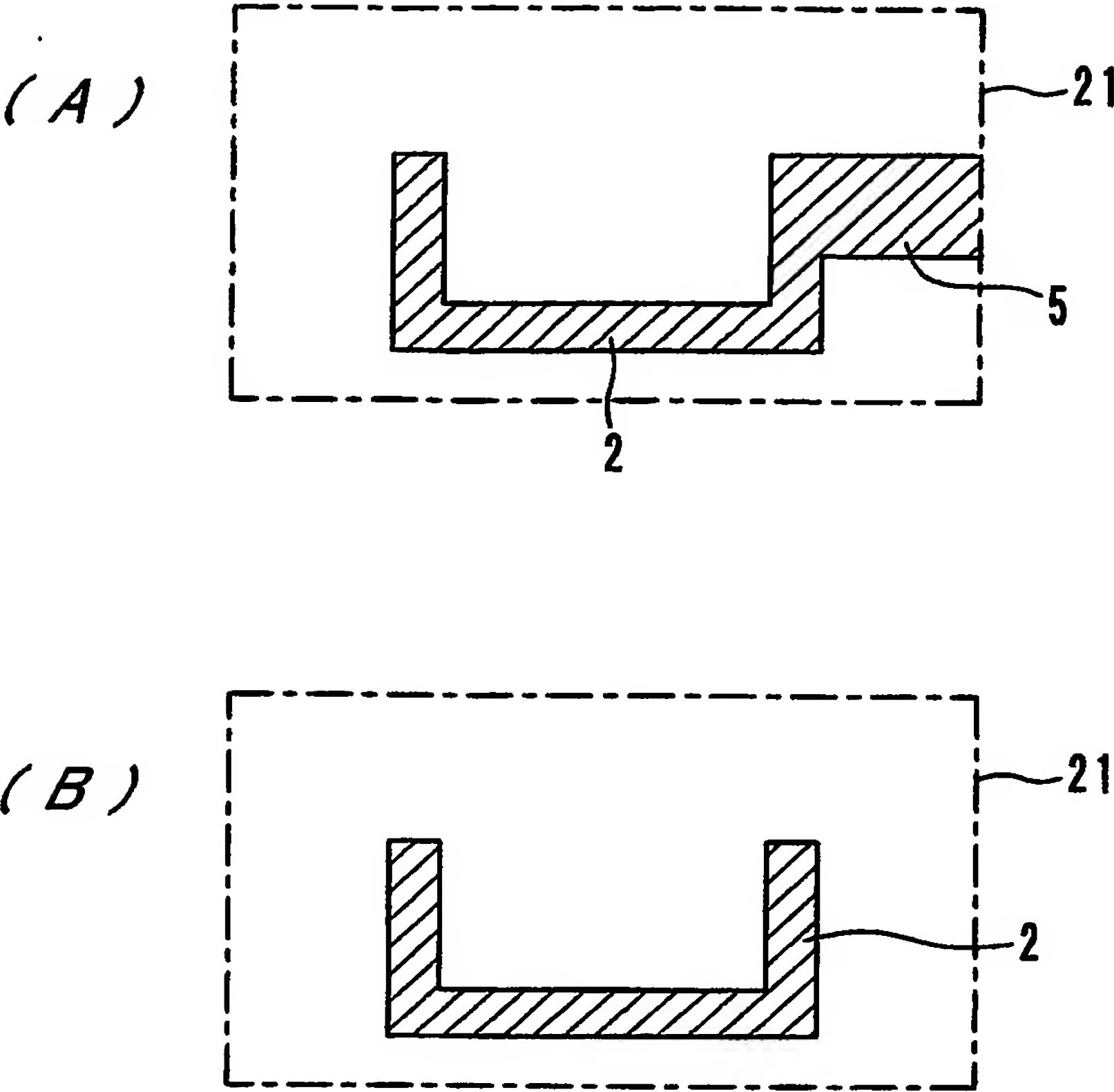
【図 14】



【図 15】



【図 16】



【書類名】 要約書

【要約】

【課題】 カット時において、引出し導体に過度の機械的ストレスがかかりにくい構造の積層セラミック電子部品およびその製造方法を提供する。

【解決手段】 複数のコイル用導体パターン層 2, 3, 4 はそれぞれ重ね合わせられてコ字形のコイル用導体 2 A, 3 A, 4 A とされる。コイル用導体 2 A, 3 A, 4 A は、セラミックグリーンシート 1 0, 1 1 に設けた層間接続用ビアホール 1 5 を介して電氣的に直列に接続され、螺旋状コイル L を形成する。一方、複数の引出し導体パターン層 5, 6 も、それぞれ重ね合わされて引出し導体 5 A, 6 A とされる。引出し導体パターン層 5 はそれぞれ、所定層数のコイル用導体パターン層 2 ごとに 1 層の割合で配置され、その端部 5 1 がコイル用導体パターン層 2 に接触している。つまり、引出し導体 5 A, 6 A の厚みは、コイル用導体 2 A ~ 4 A の厚みより薄くなっている。

【選択図】 図 1

特願 2 0 0 3 - 4 0 0 2 2 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 2 3 1]

- | | |
|----------|---------------------------|
| 1. 変更年月日 | 1 9 9 0 年 8 月 2 8 日 |
| [変更理由] | 新規登録 |
| 住 所 | 京都府長岡京市天神二丁目 2 6 番 1 0 号 |
| 氏 名 | 株式会社村田製作所 |
| 2. 変更年月日 | 2 0 0 4 年 1 0 月 1 2 日 |
| [変更理由] | 住所変更 |
| 住 所 | 京都府長岡京市東神足 1 丁目 1 0 番 1 号 |
| 氏 名 | 株式会社村田製作所 |

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/017173

International filing date: 18 November 2004 (18.11.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2003-400222
Filing date: 28 November 2003 (28.11.2003)

Date of receipt at the International Bureau: 20 January 2005 (20.01.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse